

(19) 日本国特許庁 (J P)

(12) 公表特許公報 (A)

(11) 特許出願公表番号
特表2002-500480
(P2002-500480A)

(43) 公表日 平成14年1月8日 (2002.1.8)

(51) Int.Cl.⁷
H 0 4 N 7/01

識別記号

F I
H 0 4 N 7/01

テーマコード* (参考)
Z 5 C 0 6 3

審査請求 未請求 予備審査請求 有 (全 28 頁)

(21) 出願番号 特願2000-527089 (P2000-527089)
(86) (22) 出願日 平成10年12月31日 (1998.12.31)
(85) 翻訳文提出日 平成12年6月29日 (2000.6.29)
(86) 国際出願番号 P C T / U S 9 8 / 2 7 5 4 2
(87) 国際公開番号 W O 9 9 / 3 4 5 9 7
(87) 国際公開日 平成11年7月8日 (1999.7.8)
(31) 優先権主張番号 0 9 / 0 0 1 , 5 9 6
(32) 優先日 平成9年12月31日 (1997.12.31)
(33) 優先権主張国 米国 (US)

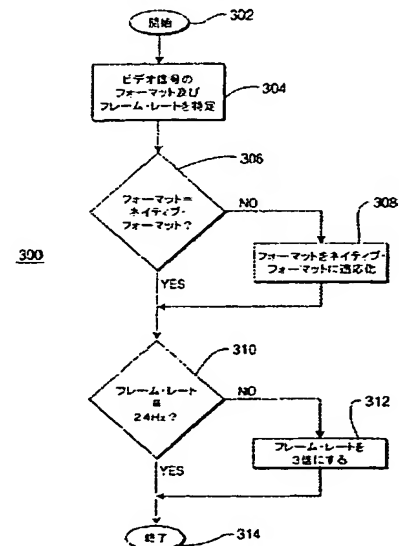
(71) 出願人 サーフ コーポレイション
アメリカ合衆国, ニュージャージー州
08543, プリンストン シーエヌ 5300,
ワシントン ロード 201
(72) 発明者 レートメイヤー, グレン, エー.
アメリカ合衆国, ペンシルヴァニア州,
ヤードレイ, シンナパー レーン
193
(74) 代理人 弁理士 山田 行一 (外1名)
Fターム(参考) 5C063 AA10 BA03 BA14 BA20 CA01
CA05

最終頁に続く

(54) 【発明の名称】 24Hz ソース・ビデオ表示のためのフォーマット及びフレーム・レート変換

(57) 【要約】

ソース・ビデオ (312) のフレーム・レートを3倍にし、結果として生じるビデオ信号 (308) のフォーマットを反動的に調整することで、3:2ビデオ・ソースによって生じる表示動画の不具合を回避することに適応した複数フォーマット・ビデオ処理システムにおける電子フォーマット及びフレーム・レート変換を行う装置。



(2)

【特許請求の範囲】

【請求項 1】 複数のビデオ・フォーマットの一つを有する入力ビデオ信号を処理して出力ビデオ信号を生成する装置であって、

前記入力ビデオ信号を受領するために結合し、フォーマット制御信号に反応して前記入力ビデオ信号の垂直及び水平フォーマットを適応させるフォーマット変換器と、

前記フォーマット変換器と結合し、フレーム・レート制御信号に反応して前記入力ビデオ信号のフレーム・レートを適応させるフレーム・レート変換器と、

前記フォーマット変換器及び前記フレーム・レート変換器と結合し、前記フォーマット制御信号及び前記フレーム・レート制御信号を発信するコントローラと、を備え、

前記コントローラは、第一の値のフレーム・レートを有する入力ビデオ信号の場合、前記フレーム・レート変換器が前記入力ビデオ・フレーム・レートに整数値を乗じるようにし、前記フォーマット変換器が前記入力ビデオ信号の垂直及び水平フォーマットを前記ディスプレイ装置での使用に適したフォーマットに適応させるようにする装置。

【請求項 2】 前記第一の値が約 24 Hz である請求項 1 の装置。

【請求項 3】 前記整数値が 2 又は 3 である請求項 1 の装置。

【請求項 4】 前記整数値が 2 又は 3 である請求項 2 の装置。

【請求項 5】 複数のビデオ・フォーマットの一つを有する入力ビデオ信号を処理し、光弁、DMD、LCDディスプレイ装置の一つで使用する出力信号を生成する装置であって、

前記フォーマット変換器と結合し、フレーム・レート制御信号に反応して前記入力ビデオ信号のフレーム・レートを適応させるフレーム・レート変換器と、

前記フォーマット変換器及び前記フレーム・レート変換器と結合し、前記フォーマット制御信号及び前記フレーム・レート制御信号を発信するコントローラと、を備え

前記コントローラは、第一の値のフレーム・レートを有する入力ビデオ信号の場合、前記フレーム・レート変換器が前記入力ビデオ・フレーム・レートに整数

(3)

値を乗じるようにする装置。

【請求項 6】 前記第一の値が約 24 Hz である請求項 5 の装置。

【請求項 7】 前記整数値が 2 又は 3 である請求項 5 の装置。

【請求項 8】 ビデオ処理システムで使用方法であって、前記ビデオ処理システムはフォーマット変換器及びフレーム・レート変換器を備え、前記フォーマット変換器はフォーマット制御信号に反応して入力ビデオ信号の垂直フォーマット及び水平フォーマットの少なくとも一つを適応させ、前記フレーム・レート変換器はフレーム・レート制御信号に反応して前記入力ビデオ信号のフレーム・レートを適応させ、

前記入力ビデオ信号のフォーマット及びフレーム・レートを特定するステップと、

前記入力ビデオ信号の前記フォーマットをネイティブ表示フォーマットに適応させるステップと、

前記入力ビデオ信号の前記フレーム・レートが第一の値の場合、前記入力ビデオ信号の前記フレーム・レートに整数値を乗じるステップと、を備える方法。

【請求項 9】 前記第一の値が約 24 Hz である請求項 8 の方法。

【請求項 10】 前記整数値が 2 又は 3 である請求項 9 の方法。

(4)

【発明の詳細な説明】**【0001】**

本願は、米国特許出願書連続番号 09/001, 952 (弁理士整理番号 12713) に関係する。これは本願と同日に出願されるものである。

【0002】

本願は、米国特許出願書連続番号 09/001, 620 (弁理士整理番号 12669) に関係する。これは本願と同日に出願されるものである。

【0003】**【発明の属する技術分野】**

本発明は、全般的には、ビデオ処理システムに関係しており、具体的には、様々な高品位及び標準品位フォーマットなど、複数のビデオ信号フォーマットを受領及び処理することが可能なビデオ処理システムに関係している。

【0004】**【発明の背景】**

NTSC (米国テレビジョン委員会) テレビ受信機など、現在のテレビ受信機はビデオ処理回路を含んでおり、これは通常、予め定められた単一のビデオ・フォーマットのみに適するビデオ信号しか処理できない。将来型のデジタル・テレビ (DTV) 受信機は、大部分が次世代テレビ標準委員会 (ATSC) が定めた放送規格に従って実施されることが予想される。同様の規格にはヨーロッパ・デジタル・ビデオ放送 (DVB) 規格がある。圧縮デジタル・ビデオ・システムについては ATSC デジタル・テレビジョン規格文書 A/53 に記述されており、これは参考文献として本願に含めている。更にカラー動画符号標準化作業グループ (MPEG) はデジタル・データ送信システムに関する幾つかの規格を公表している。一つ目は MPEG-1 として知られており、ISO/IEC 規格 11172 に関するもので、これは参考文献として本願に含めている。2つ目は MPEG-2 として知られており、ISO/IEC 規格 13818 に関するもので、これは参考文献として本願に含めている。新しい DTV 規格では、放送局は事実上 1920×1080 ピクセルまでの任意のフォーマットでの送信が可能になる。具体的には、DTV 受信機は、様々な空間解像度 (480 本、720 本、10

(5)

80本)、時相解像度(60fps、30fps、24fps)、走査フォーマット(2:1インタレース又はプログレッシブ走査)の画像シーケンスを備えるソース・ビデオを受信できなくてはならない。

【0005】

コンピュータ業界では、いわゆる「マルチシンク」ディスプレイ装置で複数の画像フォーマットを表示することが知られている。具体的には、マルチシンク・ディスプレイは、グラフィック・フォーマットの変化に対応して、水平走査周波数や垂直走査周波数を変更する。こうしたマルチシンクのアプローチは、映画テレビ技術者協会(SMPTE)が標準化したスタジオ設備ラスタ・フォーマットなどを使用することで、ビデオやテレビの環境において実施できる。残念なことに、マルチシンクのアプローチは、複雑な偏向回路、消費電力の増加、偏向コイル・インダクタンスに伴う長い時間定数によるフォーマット間切り換え待ち時間の長さから、コストの増加につながる。

【0006】

これよりも優れたアプローチは、1996年1月16日に発行された米国特許番号5,485,216「高品位テレビのビデオ変換装置」の中でリーが開示している。リーの特許においては、高品位テレビ信号をデコードした後、30Hzフレーム・レートに変換し、垂直方向の縮減と水平方向の縮減を順に行い、インターリーブして30Hz、1050垂直走査線ビデオ信号を作り出す。従って、リーの方法では、強引なテクニックを用いて、高品位テレビ信号を30Hz、1050垂直走査線ビデオ信号に変換することになる。フォーマットを変換したテレビ信号は、従来の方法で処理され、画像が形成される。

【0007】

残念なことに、リーの方法には、複雑なタイミング、切り換え、ビデオ処理回路が必要になるという欠点がある。加えて、リーの方法で作り出したテレビ信号には、24Hzソース・ビデオ(フィルムなど)の場合に、動画ビデオの不具合を引き起こす性質を持っている。これは、リーの方法が良く知られた3:2プルアップ・シーケンスを使用して毎秒24フレームのビデオを毎秒60フレームに変換しているためで、この結果、変換したビデオを表示したときに動画ジッタの

(6)

不具合が生じる。ゴールデンアワーのテレビ番組のほとんどはマスターがフィルムであるため、ビデオ・データの大部分は今後も 24 Hz プログレッシブ走査フォーマットで送信される。

【0008】

そのため、例えば、複数のフォーマットに対応するテレビ受信機などで使用するのに適した費用効率の良いビデオ処理システムの技術には需要が存在する。更に、24 Hz ソース・ビデオの使用に適したビデオ処理システムを提供することが望ましいと思われる。

【0009】**【発明の概要】**

本発明は、ソース・ビデオのフレーム・レートを3倍にし、結果として生じるビデオ信号のフォーマットを反応的に調整することで、24 Hz ソース・ビデオの3:2変換による動画表示の不具合を避けることに適応した複数フォーマット・ビデオ処理システムにおける電子式フォーマット及びフレーム・レート変換の方法及び付随する装置である。

【0010】

具体的には、本発明は、フォーマット変換器及びフレーム・レート変換器を備えるビデオ処理システムにおいて使用方法で、このフォーマット変換器はフォーマット制御信号に反応して入力ビデオ信号の垂直フォーマット及び水平フォーマットの最低一つを適応させ、フレーム・レート変換器はフレーム・レート制御信号に反応して入力ビデオ信号のフレーム・レートを適合させる。この方法が備えるステップでは、入力ビデオ信号のフォーマット及びフレーム・レートの確認し、入力ビデオ信号をネイティブ表示フォーマットへ適合化し、入力ビデオ信号のフレーム・レートが第一の値、例えば約24 Hzの場合、入力ビデオ信号のフレーム・レートを3倍にする。

【0011】

本発明は、複数のビデオ・フォーマットの一つを有する入力ビデオ信号を処理して出力ビデオ信号を作り出すための装置でもある。この装置は、入力ビデオ信号を受信するために結合し、フォーマット制御信号に反応して入力ビデオ信号の

(7)

垂直及び水平フォーマットを適合化するフォーマット変換器、フォーマット変換器と結合し、フレーム・レート制御信号に反応して入力ビデオ信号のフレーム・レートを適合化するフレーム・レート変換器、フォーマット変換器及びフレーム・レート変換器と結合し、フォーマット制御信号及びフレーム・レート制御信号を発信するコントローラを備える。このコントローラは、第一の値のフレーム・レートを有する入力ビデオ信号の場合、フレーム・レート変換器に入力ビデオのフレーム・レートを3倍にさせ、フォーマット変換器に入力ビデオ信号の垂直及び水平フォーマットをディスプレイ装置で使用するのに適したフォーマットに適合化させる。

【0012】

本発明の内容は、添付図面と共に以下の詳細な説明を検討することで容易に理解できる。図面は以下の通りである。

【0013】**【好ましい実施形態の詳細な説明】**

本発明は、1997年9月26日に出願した米国暫定特許番号60/060112の長所を有しており、これは参考文献として本願に全て含んでいる。

【0014】

本発明は、デジタル・テレビ(DTV)受信機、例えばATSCテレビ受信機の場合について説明する。しかし、本発明が、DVB、MPEG-1、MPEG-2その他の情報ストリームに適したシステムを含む、任意の複数フォーマット・ビデオ処理システムに応用可能であることは当業者にとって明らかである。

【0015】

図1は、本発明に従ったDTV受信機100の高レベルのブロック図を示している。具体的には、このDTV受信機100はビデオ処理部分及びタイミング部分を備えている。ビデオ処理部分は、ビデオ・デコーダ120、オプショナル・デインタレーサ130、垂直リサイザ140、水平リサイザ150、フレーム・バッファ160を備える。タイミング部分は、クロック回路110、ラスト発生器190、表示クロック195、読み出しアドレス発生器180、書き込みアドレス発生器185を備える。ビデオ処理部分で処理されるビデオ信号S2は、ア

(8)

ンテナ 102、チューナ 104、復調装置 106、トランスポート多重分離装置 108 を備える DTV フロント・エンドが受信する。処理されたビデオ信号 S8 は、ラスタ発生器 190 が発信する水平及び垂直タイミング信号 H-DEF 及び V-DEF に従って、ディスプレイ装置 175 など（適切なカラー・マトリックス処理の後）表示される。

【0016】

RF ソース 102（例えば、アンテナやケーブルテレビの配信網）は、残留側波帯（VSB）、直交振幅変調（QAM）その他の最適な変調方式に従って変調された、複数のテレビ信号を備える無線周波数（RF）信号 RF を供給する。供給された RF テレビ信号は、チューナ 104 と結合し、チューナ 104 は要求されたテレビ信号をダウンコンバートし、第一の中間周波数（IF）テレビ信号 IF を生成する。復調装置 106、例えば VSB 又は QAM は、IF テレビ信号 IF を復調し、デジタル情報ストリーム S1 を生成する。デジタル情報ストリーム S1 の例としては、一つ以上の MPEG のようなプログラム・トランスポート・ストリームを含む MPEG のようなシステム・ストリーム S1 がある。

【0017】

MPEG のようなプログラム・トランスポート・ストリームは、各プログラム・トランスポート・ストリームが、通常、映画その他の視聴覚プログラムなど、単一のプログラムの視聴覚部分を運ぶ点において、NTSC チャンネルと似ている。各プログラム・トランスポート・ストリームは、運ばれる視聴覚プログラムの視聴覚部分に関連する複数の基本ストリームを備える。

【0018】

トランスポート多重分離装置 108 は既知の方法で動作し、MPEG のようなシステム・ストリーム S1 から特定のプログラム・トランスポート・ストリームを多重分離する。多重分離されたプログラム・トランスポート・ストリームに関連する基本音声ストリーム S3 は、音声デコーダ 115 と結合し、音声ドライバ回路（図示せず）によって処理される前にデコードされる。重分離されたプログラム・トランスポート・ストリームに関連する基本ビデオ・ストリーム S2 はビデオ・デコーダ 120 と結合する。

(9)

【0019】

トランスポート多重分離装置108は、多重分離されたプログラム・トランスポート・ストリームを選択されたトランスポート・ストリーム・パケット（基準パケット）の適合化フィールドと呼ばれるものに含まれるプログラム・クロック基準（PCR）も抽出する。このPCRは、プログラム・トランスポート・ストリームを伝達する前に、多重分離されたプログラム・トランスポート・ストリームをコード化するのに使用する27MHzクロックのサンプルである。抽出されたPCRはクロック回路110と結合する。

【0020】

クロック回路110は、例えば、位相ロック・ループ（PLL）112、電圧制御発振器（VCO）114を備える。クロック回路110はシステム・クロック f_{SYS} 、例えばMPEGのような情報ストリームを処理するのに適した27MHzシステム・クロックを発信する。クロック回路110は、多重分離されたプログラム・トランスポート・ストリームから抽出したPCRを利用して、DTV受信機のデコーダ・システム・クロック（つまり、システム・クロック f_{SYS} ）を、多重分離されたプログラム・トランスポート・ストリームを生成するエンコーダのシステム・クロックにロックする。

【0021】

PLL112は既知の方法で動作し、（例えば）VCO114の27MHz出力とトランスポート多重分離装置108から受領したPCRとの比較に応じて、制御信号C1を発信する。VCO114は、制御信号C1に反応し、既知の方法で動作し、27MHzシステム・クロック f_{SYS} の周波数を増減させる。

【0022】

ビデオ・デコーダ120は標準の方法でビデオ・ストリームS2をデコードし、一定の送信フォーマット及びフレーム・レートをもつデコード済みビデオ信号S4を生成する。ビデオ・デコーダ120はビデオ・ストリームS2のシーケンス・ヘッダを調べ、フォーマット、比色定量（可能な場合）、その他ビデオ・ストリームS2にコード化されたビデオ信号に関連する情報を判断する。シーケンス・ヘッダを調べた後、ビデオ・デコーダ140はフォーマット、比色定量、

(10)

その他の情報を出力と結合させ、ヘッダ・データ信号HDとする。

【0023】

オプション・デインタレーサ130はデコード済みビデオ信号S4及びヘッダ・データ信号HDの少なくとも入部を受信する。デコード済みビデオ信号S4が(HD信号が示す通り)インタレース・フォーマットを有するビデオ情報を備える場合、デインタレーサ130はデコード済みビデオ信号S4をプログレッシブ走査フォーマット・ビデオ信号に変換し、出力と結合させ、ビデオ信号S5とする。デコード済みビデオ信号S4がプログレッシブ走査フォーマットを有するビデオ情報を備える場合、デインタレーサ130はデコード済みビデオ信号S4を直接出力と結合させ、ビデオ信号S5とする。デインタレーサ130は、例えば、フレーム・ストレージを必要とする動画適応アプローチや、直接垂直補間又は線反復アプローチを使用して実施する。

【0024】

水平リサイザ150はビデオ信号S5を受信し、コントローラ200からの制御信号HSに反応して、ビデオ信号S5に含まれるビデオ情報の線1本当たりの画素(ピクセル)数を選択的に変更する。水平リサイザ150は、水平方向にリサイズされたビデオ信号S6を生成する。水平リサイザ150は、例えば、既存の2つのピクセル間に挿入する新しいピクセルの輝度及びクロミナンス情報を計算する補間手法を使用して、線1本当たりのピクセル数を増加させることができる。また、水平リサイザ150は、例えば、線に含まれるN番目のピクセルを全て除去することでビデオ線を縮減し、線1本当たりのピクセル数を減らすことができる。

【0025】

垂直リサイザ140は水平方向にリサイズされたビデオ信号S6を受信し、コントローラ200からの制御信号VSに反応して、ビデオ信号S6に含まれるビデオ情報の1フレーム当たりの垂直走査線数を選択的に変更する。垂直リサイザ140は垂直方向にリサイズされたビデオ信号S7を生成する。垂直リサイザ140は、例えば、既存の2線の間に挿入する新しい線の輝度及びクロミナンス情報を計算する補間手法を使用して、1ビデオ・フレーム当たりの線の数を増やす

(11)

ことができる。また、垂直リサイザ 140 は、例えば、減少した線の密度において新しい走査線を計算する補間手法を使用してビデオ・フレームを縮減し、1 ビデオ・フレーム当たりの線の数を減らすことができる。

【0026】

オプション・デインタレーサ 130 が前記垂直補間又は線反復アプローチを使用して実施された場合、デインタレース機能は垂直リサイジング・ユニット 140 に組み入れることができる。この場合、水平リサイザ 150 は、図 1 の点線で示すように、ビデオ・デコーダ 120 からデコード済みビデオ信号 S4 を直接受信するように結合する。

【0027】

フレーム・バッファ 160 は、水平方向及び垂直方向にリサイザされたビデオ信号 S7 を選択的に受信する。フレーム・バッファ 160 は二重バッファリング・タイプのフレーム・バッファで、入力フレーム・ストア・バッファ 162 及び出力フレーム・ストア・バッファ 164 を備える。ビデオ信号 S7 内のビデオ情報は、バッファ入力制御信号 IN に反応して、入力フレーム・ストア・バッファ 162 に保存される。出力フレーム・ストア・バッファ 164 の内容を完全に読み出されたとき、入力フレーム・ストア・バッファ 162 の内容は出力フレーム・ストア・バッファ 164 として使用される。つまり、入力バッファ及び出力バッファを機能的にスワップし、入力バッファの情報を出力バッファに転送する必要性を回避する。出力フレーム・ストア・バッファ 164 に保存されるビデオ情報は、バッファ出力制御信号 OUT に反応して、フレーム・バッファ出力と結合し、バッファ済みビデオ信号 S8 となる。フレーム・バッファ 160 は二重バッファリング・タイプのフレーム・バッファであるため、入力データが入力フレーム・ストア・バッファ 162 に保存されるよりも速い（又は遅い）速度で、出力データを出力フレーム・ストア・バッファ 164 から取り込むことができる。つまり、ビデオ信号 S7 に伴うクロック周波数が、バッファ済みビデオ信号 S8 に伴うクロック周波数と同じである必要はない。60 Hz ディスプレイで 30 Hz ビデオ情報を利用するために、出力フレーム・ストア・バッファ 164 からの各ビデオ・フレームの読み出しは、次のビデオ・フレームが出力フレーム・ストア

(12)

・バッファ 164 に入る前に 2 回行われる。

【0028】

フレーム・バッファ 160 は、好ましくは、図 1 に示すように二重バッファリング装置とする。単一バッファリング装置を使用することもできるが、単一バッファリング装置では、バッファ読み出し速度とバッファ書き込み速度が異なるときに、表示画像に「ティアリング」の不具合が発生しがちである。例の実施形態において、(OUT 信号によって決定する) バッファ読み出し速度及び (IN 信号によって決定する) バッファ書き込み速度は異なると思われ、24 Hz ソース・ビデオの場合、以下で説明するような違いが生じる。低伝送フレーム・レート・ビデオ信号 (24 又は 30 Hz など) の使用は、ほとんどのディスプレイ技術を使用して表示した画像において、望ましくない広範なフリッカの原因となるため、こうした表示レートの変換が必要になる。

【0029】

RGB マトリックス及びドライバ 170 はバッファ済みビデオ信号 S8 を受信する。RGB マトリックス及びドライバ 170 は既知の方法で動作し、マトリックス係数、伝送特性、基本ビデオ・ストリーム S2 のシーケンス・ヘッダに含まれるカラーの一次情報に従って、バッファ済みビデオ信号 S8 を処理する。具体的には、RGB マトリックス及びドライバ 170 は、伝送された Y、Cr、Cb のカラー構成要素を表示に必要な赤 (R)、緑 (G)、青 (B) のカラー信号へ変換するのに必要なカラー変換処理を実行する。3つのカラー信号 R、G、B は、ディスプレイ装置 175 と結合し、ここで各カラー信号は、例えば、受像管内の関連する電子銃 (図示せず) などを駆動するのに使用される。ここでの注意点として、RGB マトリックス及びドライバ 170 が発信する 3つのカラー信号 R、G、B は、ディスプレイ装置 175 と結合させる前に、適切なドライバ回路 (図示せず) によって、更に増幅する必要が生じる場合もある。

【0030】

ラスタ発生器 190 は、ラスタ・クロック信号 f RAST に反応して、固定周波数の水平偏向信号 H-DEF 及び垂直偏向信号 V-DEF を従来の方法で発信する。ラスタ・クロック信号 f RAST は、従来の方法で表示クロック回路 19

(13)

5が発信する。水平及び垂直偏向信号H-DEF、V-DEFは、例えば、受像管内の関連する水平及び垂直偏向コイルをそれぞれ駆動するのに使用される。ここでの注意点として、ラスタ発生器190が発信する水平及び垂直偏向信号H-DEF、V-DEFは、ディスプレイ装置175と結合させる前に、適切なドライバ回路（図示せず）による増幅が必要な場合もある。

【0031】

書き込みアドレス発生器180は、コントローラ200からの制御信号WRITE、及びクロック信号fSYSに反応して、フレーム・バッファ入力制御信号INを発信する。同様に、読み出しアドレス発生器185は、コントローラ200からの制御信号READ、及びクロック信号fRASTに反応して、フレーム・バッファ出力制御信号OUTを発信する。重要な点として、ビデオ信号S7のビデオ情報は、システム・クロックfSYSが決定する速度で、入力フレーム・ストア・バッファ162に保存される。同様に、出力フレーム・ストア・バッファ164のビデオ情報は、ラスタ・クロックfRASTが決定する速度で取り込まれる。従って、例えば27MHz表示クロック（27MHzシステム・クロックfSYSと選択的に関連する場合など）及び81MHzラスタ・クロックfRASTの場合、データがフレーム・バッファ160から取り込まれる速度は保存速度の3倍になる。

【0032】

コントローラ200は、標準的なマイクロプロセッサ、備え付けのメモリ・ユニット、入出力ポート及び付随するサポート回路を使用して、標準的な方法で実施できる。更にコントローラ200は、特殊目的のデジタル信号処理回路を備えることができる。コントローラ200は、ビデオ・デコーダ120からヘッダ・データ信号HDを通じて、デコード済みビデオ信号S4に関するフォーマット、比色定量、その他の情報を受領する。コントローラ200は、この情報とディスプレイ装置175に関する追加情報（ディスプレイ装置のネイティブ・フォーマットなど）を利用して、垂直リサイズ140へ垂直サイズ制御信号VS、水平リサイズ150へ水平サイズ制御信号HS、書き込みアドレス発生器180へ書き込みアドレス制御信号WRITE、読み出しアドレス発生器185へ読み出しア

(14)

ドレス制御信号 READ を発信する。

【0033】

本発明の実施形態の一つにおいて、前記すべての処理及び保存動作は、処理及び保存条件を最小化するために、4:2:0 サンプリング（つまり MPEG YUV）コンポーネント・フォーマットを使用して実行する。

【0034】

図1に例示するDTV受信機100のようなATSC受信機は、少なくともATSCの推奨圧縮フォーマットに従って、ビデオ信号を処理する必要がある。このフォーマットを下の表1に示す。表1において、「P」はプログレッシブ走査を表し、「I」はインタレース走査を表す。更に、表1に示すフレーム・レート数は整数値である。ATSC規格では、フレーム・レート値に1000/1001を乗じることにも認めている（つまり、670Hzベースの代わりに59.94Hz）。

【0035】

【表1】

| 垂直線 | ピクセル | 縦横比 | ピクセル・レート |
|------|------|--------------|--------------------|
| 1080 | 1920 | 16:9 | 60I, 30P, 24P |
| 720 | 1280 | 16:9 | 60P, 30P, 24P |
| 480 | 704 | 16:9 and 4:3 | 60P, 60I, 30P, 24P |
| 480 | 640 | 4:3 | 60P, 60I, 30P, 24P |

表1

図1のDTV受信機において、通常の独立ビデオ・フォーマット変換及び表示レート変換プロセスは、本発明に従って制御及び調整される。つまり、入力ビデオ信号のビデオ・フォーマットは、デインタレース130、垂直リサイズ140、水平リサイズ150を使用して制御される。同様に、表示レート変換プロセスは、書き込みアドレス発生器180及び読み出しアドレス発生器185を使用して制御される。コントローラ200は両方のプロセスを制御し、プロセスの使用

(15)

を調整して、ディスプレイ装置 175 に表示される画像に、60 Hz ディスプレイ装置において 24 Hz ソース・データを使用することによる動画の不具合が含まれないようにする。

【0036】

従って、図 1 に示す DTV 受信機 100 の実施形態の一つにおいて、ディスプレイ装置 175 は、60 Hz (又は 59.94 Hz) のフレーム・リフレッシュ・レートで、伝送フォーマットの一つ (いわゆるネイティブ表示フォーマット) を実施するために選択した水平偏向周波数によって動作する。60 Hz (又は 59.94 Hz) のフィールド又はフレーム・レートを有する伝送ビデオ情報は、フレーム・レート変換の対象にならない。対照的に、30 Hz (又は 29.97 Hz) のフレーム・レートを有する伝送ビデオ情報は、2:1 フレーム反復を使用して 60 Hz (又は 59.94 Hz) に変換される。つまり、コントローラ 200 は、フレーム・バッファ 600 の出力フレーム・ストア・バッファ 164 が、各フレームについて 2 回、読み出されるようにする。

【0037】

24 Hz フレーム・レートは、典型的な 3:2 フレーム・レート変換プロセスによる望ましくない動画の不具合を発生させずに 60 Hz (又は 30 Hz) ディスプレイ装置で表示することはできないため、図 1 の DTV 受信機 100 は、24 Hz ビデオがデコードされる時は異なる方法で動作する。具体的には、フォーマット変換プロセスにおける必要性に応じて、24 Hz (又は $24 * 1000 / 1001$ Hz) ビデオがリサイズされ、最終的にはフレーム・レート変換プロセスで 72 Hz (又は $72 * 1000 / 1001$ Hz) に変換される。ディスプレイ装置 175 は、24 Hz ビデオが存在するとき、72 Hz リフレッシュ・レートで動作する。注意点として、フォーマット変換プロセスは、以下で説明するように、コントローラ 200 によって 72 Hz フレーム・レートに適応化される。

【0038】

もしくは、24 Hz (又は $24 * 1000 / 1001$ Hz) ビデオは、フォーマット変換プロセスにおける必要性に応じて、最終的にフォーマット変換プロセ

(16)

スで 48 Hz (又は $48 * 1000 / 1001\text{ Hz}$) ビデオに変換される。 48 Hz で動作する場合、本開示内容を利用する当業者は、説明した 72 Hz の方法及び装置の実施に関連する各種のパラメータを 48 Hz の方法及び装置に適応させることができる。この 48 Hz 動作は、ディスプレイ装置が液晶ディスプレイ装置であるときに望ましい場合がある。重要な注意点として、整数の倍数 (72 Hz では 3、 48 Hz では 2) を利用することで、本発明では、ここで説明した 3 : 2 の不具合を回避している。

【0039】

図 2 は、本発明に従った、光弁ディスプレイを含む DTV 受信機の高レベルのブロック図である。図 2 の DTV 受信機 200 は、図 1 の DTV 受信機 100 とほとんど同じ方法で動作するため、2 つの図の相違点のみを説明する。具体的には、DTV 受信機 200 は、例えば、光弁又はデジタル・マイクロミラ・ディスプレイ (DMD) タイプや、液晶ディスプレイ (LCD) タイプのプロジェクション・ディスプレイを備えるディスプレイ 175 を含んでいる。そのため、図 2 の DTV 受信機 200 は、水平及び垂直偏向信号を発信する回路を含まない。この実施形態では、読み出しアドレス発生器 185 は $6/5$ (つまり、 $72/60$) 高い周波数に切り替わっており、 24 Hz 伝送フォーマットが存在するときに、二重バッファ済みフレーム・ディスプレイの 72 Hz 読み出しを提供する。注意点として、 24 Hz 伝送フォーマットの空間フォーマット調整は、通常、こうしたディスプレイでは必要としない。

【0040】

以下の説明では、ディスプレイ装置 175 が陰極線管 (CRT) ディスプレイを備えると仮定する。本発明を CRT ベースの受信機において費用効率に優れた方法で実施するためには、CRT ディスプレイの水平偏向周波数を一定に保つべきであるため、走査線数の $5/6$ (つまり、 $60/72$) 変更が必要となる。走査線数を変更するために、コントローラ 200 は、垂直リサイザ 140 がビデオ信号 S5 の線の数を減らすようにする。フレームを反復 (2 : 1 反復) させるために、コントローラ 200 は、次のフレームを受領する前に、出力フレーム・ストア・バッファ 164 からの読み出しが 2 回行われるようにする。また、フレー

(17)

ムを2度反復（3：1反復）させるために、コントローラ200は、次のフレームを受領する前に、出力フレーム・ストア・バッファ164からの読み出しが3回行われるようにする。

【0041】

表2は、ビデオ伝送及び表示フォーマットの一覧と、DTV受信機100の場合にこうしたビデオ信号を処理するのに適した処理パラメータを示している。具体的には、この処理パラメータは、64.8kHzの水平走査周波数を有する1920ピクセル×1080ラインのプロGRESSIB走査ディスプレイであるディスプレイ装置175の場合に、前記方法でこうしたビデオ信号を処理するのに適している。注意点として、このディスプレイ175は、24Hzソース・ビデオの場合に900ライン・モードで動作する。

【0042】

垂直補間パラメータ（垂直補間）、水平補間パラメータ（水平補間）、フレーム反復パラメータ（フレーム反復）は、特定の伝送フォーマットに反応してコントローラ200が利用する垂直リサイジング係数、水平リサイジング係数、フレーム・レート変換係数をそれぞれ備える。コントローラ200は、前に説明したように、これらのパラメータを修正し、固定水平表示周波数を維持し、24Hzソース・ビデオの場合の動画に関する不具合を回避する。

【0043】**【表2】**

(18)

| 伝送フォーマット | 伝送レート | 表示フォーマット | 表示レート | データ レース ? | 垂直補間 | 水平補間 | フレーム反復 |
|-------------------|-------|-----------|-------|-----------------|------|-------|--------|
| 1920x1080 | 60I | 1920x1080 | 60P | yes | 1 | 1 | 1:1 |
| | 30P | 1920x1080 | 60P | no | 1 | 1 | 2:1 |
| | 24P | 1920x900 | 72P | no | 5/6 | 1 | 3:1 |
| 1280x720 | 60P | 1920x1080 | 60P | no | 3/2 | 3/2 | 1:1 |
| | 30P | 1920x1080 | 60P | no | 3/2 | 3/2 | 2:1 |
| | 24P | 1920x900 | 72P | no | 5/4 | 3/2 | 3:1 |
| 704x480 (16:9) | 60P | 1920x1080 | 60P | no | 9/4 | 30/11 | 1:1 |
| | 60I | 1920x1080 | 60P | yes | 9/4 | 30/11 | 1:1 |
| | 30P | 1920x1080 | 60P | no | 9/4 | 30/11 | 2:1 |
| | 24P | 1920x900 | 72P | no | 15/8 | 30/11 | 3:1 |
| 704x480 | 60P | 1408x1080 | 60P | no | 9/4 | 2/1 | 1:1 |
| | 60I | 1408x1080 | 60P | yes | 9/4 | 2/1 | 1:1 |
| | 30P | 1408x1080 | 60P | no | 9/4 | 2/1 | 2:1 |
| | 24P | 1408x900 | 72P | no | 15/8 | 2/1 | 3:1 |
| 640x480 | 60P | 1920x1080 | 60P | no | 9/4 | 2/1 | 1:1 |
| | 60I | 1920x1080 | 60P | yes | 9/4 | 2/1 | 1:1 |
| | 30P | 1920x1080 | 60P | no | 9/4 | 2/1 | 2:1 |
| | 24P | 1408x900 | 72P | no | 15/8 | 2/1 | 3:1 |

表2

表 3 は上の表 2 と同じ種類の情報を示しているが、表 3 では 4 5 k H z の水平走査周波数を有する 1 2 8 0 ピクセル×7 2 0 ラインのプログレッシブ走査ディスプレイであるディスプレイ装置 1 7 5 の場合について表している。

【 0 0 4 4 】

【表 3】

(19)

| 伝送フォーマット | 伝送レート | 表示フォーマット | 表示レート | デインタレース ? | 垂直補間 | 水平補間 | フレーム反復 |
|-------------------|-------|----------|-------|--------------|------|-------|--------|
| 1920x1080 | 60I | 1280x720 | 60P | yes | 2/3 | 2/31 | 1:1 |
| | 30P | 1280x720 | 60P | no | 2/3 | 2/3 | 2:1 |
| | 24P | 1280x600 | 72P | no | 5/9 | 2/3 | 3:1 |
| 1280x720 | 60P | 1280x720 | 60P | no | 1 | 1 | 1:1 |
| | 30P | 1280x720 | 60P | no | 1 | 1 | 2:1 |
| | 24P | 1280x600 | 72P | no | 5/6 | 1 | 3:1 |
| 704x480 (16:9) | 60P | 1280x720 | 60P | no | 3/2 | 20/11 | 1:1 |
| | 60I | 1280x720 | 60P | yes | 3/2 | 20/11 | 1:1 |
| | 30P | 1280x720 | 60P | no | 3/2 | 20/11 | 2:1 |
| | 24P | 1280x600 | 72P | no | 5/4 | 20/11 | 3:1 |
| 704x480 | 60P | 960x720 | 60P | no | 3/2 | 15/11 | 1:1 |
| | 60I | 960x720 | 60P | yes | 3/2 | 15/11 | 1:1 |
| | 30P | 960x720 | 60P | no | 3/2 | 15/11 | 2:1 |
| | 24P | 960x600 | 72P | no | 5/4 | 15/11 | 3:1 |
| 640x480 | 60P | 960x720 | 60P | no | 3/2 | 3/2 | 1:1 |
| | 60I | 960x720 | 60P | yes | 3/2 | 3/2 | 1:1 |
| | 30P | 960x720 | 60P | no | 3/2 | 3/2 | 2:1 |
| | 24P | 960x600 | 72P | no | 5/4 | 3/2 | 3:1 |

表 3

表 4 は上の表 2、3 と同じ種類の情報を示しているが、表 4 では 32kHz の水平走査周波数を有する 1920 ピクセル×1080 ラインのインタレース走査ディスプレイであるディスプレイ装置 175 の場合について表している。注意点として、このディスプレイは、24Hz ソース・ビデオの場合、900 ライン・モードで動作する。1920×1080 のプログレッシブ走査における前記アプローチ（表 2）が使用されるが、ディスプレイがインタレースされるという事実に適した修正が施される。

【0045】

この場合、最高速度のデインタレースが必要なのは、480 ライン・フォーマット・ビデオで実行する場合のみであるため、デインタレース 130 を実施する際の複雑性や必要なメモリは大幅に減少させることができる。更に注意点として、二重フレーム・バッファ 160 はインタレース走査フォーマット出力信号 S8 を発信することができる。

【0046】

【表 4】

(20)

| 伝送フォーマット | 伝送レート | 表示フォーマット | 表示レート | デインターレース ? | 垂直補間 | 水平補間 | フレーム反復 |
|-------------------|-------|-----------|-------|---------------|------|-------|--------|
| 1920x1080 | 60I | 1920x1080 | 60I | no | 1 | 1 | 1:1 |
| | 30P | 1920x1080 | 60I | no | 1 | 1 | 2:1 |
| | 24P | 1920x900 | 72I | no | 5/6 | 1 | 3:1 |
| 1280x720 | 60P | 1920x1080 | 60I | no | 3/2 | 3/2 | 1:1 |
| | 30P | 1920x1080 | 60I | no | 3/2 | 3/2 | 2:1 |
| | 24P | 1920x900 | 72I | no | 5/4 | 3/2 | 3:1 |
| 704x480 (16:9) | 60P | 1920x1080 | 60I | no | 9/4 | 30/11 | 1:1 |
| | 60I | 1920x1080 | 60I | yes | 9/4 | 30/11 | 1:1 |
| | 30P | 1920x1080 | 60I | no | 9/4 | 30/11 | 2:1 |
| | 24P | 1920x900 | 72I | no | 15/8 | 30/11 | 3:1 |
| 704x480 | 60P | 1408x1080 | 60I | no | 9/4 | 2/1 | 1:1 |
| | 60I | 1408x1080 | 60I | yes | 9/4 | 2/1 | 1:1 |
| | 30P | 1408x1080 | 60I | no | 9/4 | 2/1 | 2:1 |
| | 24P | 1408x900 | 72I | no | 15/8 | 2/1 | 3:1 |
| 640x480 | 60P | 1920x1080 | 60I | no | 9/4 | 2/1 | 1:1 |
| | 60I | 1920x1080 | 60I | yes | 9/4 | 2/1 | 1:1 |
| | 30P | 1920x1080 | 60I | no | 9/4 | 2/1 | 2:1 |
| | 24P | 1408x900 | 72I | no | 15/8 | 2/1 | 3:1 |

表 4

表 5 は上の表 2 ～ 4 と同じ種類の情報を示しているが、表 5 では 22.5 kHz の水平走査周波数を有する 1280 ピクセル×720 ラインのインタレース走査ディスプレイであるディスプレイ装置 175 の場合について表している。注意点として、このディスプレイは、24 Hz ソース・ビデオの場合、600 ライン・モードで動作する。1280×720 のプログレッシブ走査における前記アプローチ（表 3）が使用されるが、ディスプレイがインタレースされるという事実に適した修正が施される。また、表 4 に関して述べたように、デインターレース 130 における複雑性や必要なメモリは大幅に減少させることが可能で、読み出しアドレス発生回路 185 は修正しなければならない。

【0047】

【表 5】

(21)

| 伝送フォーマット | 伝送レート | 表示フォーマット | 表示レート | ディンクレス ? | 垂直補間 | 水平補間 | フレーム反復 |
|-------------------|-------|----------|-------|-------------|------|-------|--------|
| 1920x1080 | 60I | 1280x720 | 60P | yes | 2/3 | 2/31 | 1:1 |
| | 30P | 1280x720 | 60P | no | 2/3 | 2/3 | 2:1 |
| | 24P | 1280x600 | 72P | no | 5/9 | 2/3 | 3:1 |
| 1280x720 | 60P | 1280x720 | 60P | no | 1 | 1 | 1:1 |
| | 30P | 1280x720 | 60P | no | 1 | 1 | 2:1 |
| | 24P | 1280x600 | 72P | no | 5/6 | 1 | 3:1 |
| 704x480 (16:9) | 60P | 1280x720 | 60P | no | 3/2 | 20/11 | 1:1 |
| | 60I | 1280x720 | 60P | yes | 3/2 | 20/11 | 1:1 |
| | 30P | 1280x720 | 60P | no | 3/2 | 20/11 | 2:1 |
| | 24P | 1280x600 | 72P | no | 5/4 | 20/11 | 3:1 |
| 704x480 | 60P | 960x720 | 60P | no | 3/2 | 15/11 | 1:1 |
| | 60I | 960x720 | 60P | yes | 3/2 | 15/11 | 1:1 |
| | 30P | 960x720 | 60P | no | 3/2 | 15/11 | 2:1 |
| | 24P | 960x600 | 72P | no | 5/4 | 15/11 | 3:1 |
| 640x480 | 60P | 960x720 | 60P | no | 3/2 | 3/2 | 1:1 |
| | 60I | 960x720 | 60P | yes | 3/2 | 3/2 | 1:1 |
| | 30P | 960x720 | 60P | no | 3/2 | 3/2 | 2:1 |
| | 24P | 960x600 | 72P | no | 5/4 | 3/2 | 3:1 |

表 5

表 2～5 では、 $30/11$ 、 $20/11$ 、 $15/11$ といった補間比率が数回発生している。こうした比率はそれぞれ $3/1$ 、 $2/1$ 、 $3/2$ に簡略化し、補間の複雑性を減らすことができる。こうした簡略化は、当然ながら、アクティブな画像範囲の縮小につながる。

【0048】

図 3 は、本発明に従ってビデオ信号を処理する方法 300 のフローチャートである。具体的には、図 3 は、図 1 及び 2 に示すディスプレイ装置 175 のようなディスプレイ装置に $3:2$ プルアップによる不具合が伝播しないように、ビデオ信号の最適なフォーマットを行う方法を表すフローチャートである。図 3 のルーチン 300 は、例えば、図 1 及び 2 のコントローラ 200 を利用したハードウェア、ソフトウェア、ハードウェア及びソフトウェアの組み合わせによって実施できる。

【0049】

図 3 のルーチン 300 はステップ 302 で開始され、ここで入力ビデオ信号は図 1 の DTV 受信機又は図 2 の DTV 受信機 200 の何れかが受信する。ステッ

(22)

ブ 3 0 4 において、ビデオ信号のフォーマット及びフレーム・レートを特定し、このルーチンはステップ 3 0 6 へ続く。ステップ 3 0 6 において、受信したビデオ信号がディスプレイ装置 1 7 5 のネイティブ・フォーマットと互換性があるかどうかの質問が行われる。ステップ 3 0 6 の質問の答えが否定だった場合、ルーチンはステップ 3 0 8 へ進み、ビデオ信号のフォーマットとディスプレイ装置のネイティブ・フォーマットを一致させる。その後、ルーチン 3 0 0 はステップ 3 1 0 へ進む。ステップ 3 0 6 の質問の答えが肯定だった場合、ルーチン 3 0 0 はステップ 3 1 0 へ進む。

【0050】

ステップ 3 1 0 において、受信したビデオ信号のフレーム・レートがほぼ 2 4 H z (2 4 H z や 2 3 . 9 7 H z など) に等しいかどうかの質問が行われる。ステップ 3 1 0 の質問の答えが否定だった場合、ルーチン 3 0 0 はステップ 3 1 2 へ進み、ここで、受信したビデオ信号のフレーム・レートを 3 倍にする。つまり、ステップ 3 1 2 において、コントローラ 2 0 0 は、フレーム・レート変換器が入力ビデオ信号のフレーム・レート約 2 4 H z を約 7 2 H z に増加させるようにする。この方法により、毎秒 2 4 フレームのビデオ信号を、例えば 3 0 H z 又は 6 0 H z フレーム・レートのビデオ信号に変換する際に通常伴う 3 : 2 プルアップによる不具合を回避する。

【0051】

これまでに説明した本発明の実施形態は、2 4 H z ビデオ・ソース・ビデオの 3 : 2 変換による表示動画の不具合を避ける方法及び装置を提示している。複数ビデオ・フォーマット D T V 受信機など、この動作を最適化するのに使用できるフォーマット関連機能は他にもある。例えば、固定水平走査周波数ディスプレイ装置で使用するのに適した同期ビデオ及びタイミング信号を生成するディスプレイ装置タイミング・システムと共に動作する複数フォーマット・ビデオ信号処理システムについては、本願と同日に出願する米国特許出願書 0 9 / 0 0 1 9 5 2 番 (弁理士整理番号 1 2 7 1 3) の中で更に詳しく説明されており、これは参考文献として本願に全て含んでいる。もう一つの例は、受信したビデオ信号のフォーマットに応じて、水平ピーキング、垂直ピーキング、比色定量パラメータとい

(23)

ったビデオ・プロセッサ動作の調整を自動的に行うビデオ処理システムで、これについては本願と同日に出願する米国特許出願書 09/001620 番（弁理士整理番号 12669）の中で更に詳しく説明されており、これは参考文献として本願に全て含んでいる。

【0052】

ここでは本発明の内容を取り入れた様々な実施形態について示し、説明してきたが、当業者はこれらの内容を取り入れた他の数多くの各種実施形態を容易に考案できる。

【図面の簡単な説明】**【図 1】**

図 1 は、本発明に従った DTV 受信機の高レベルのブロック図である。

【図 2】

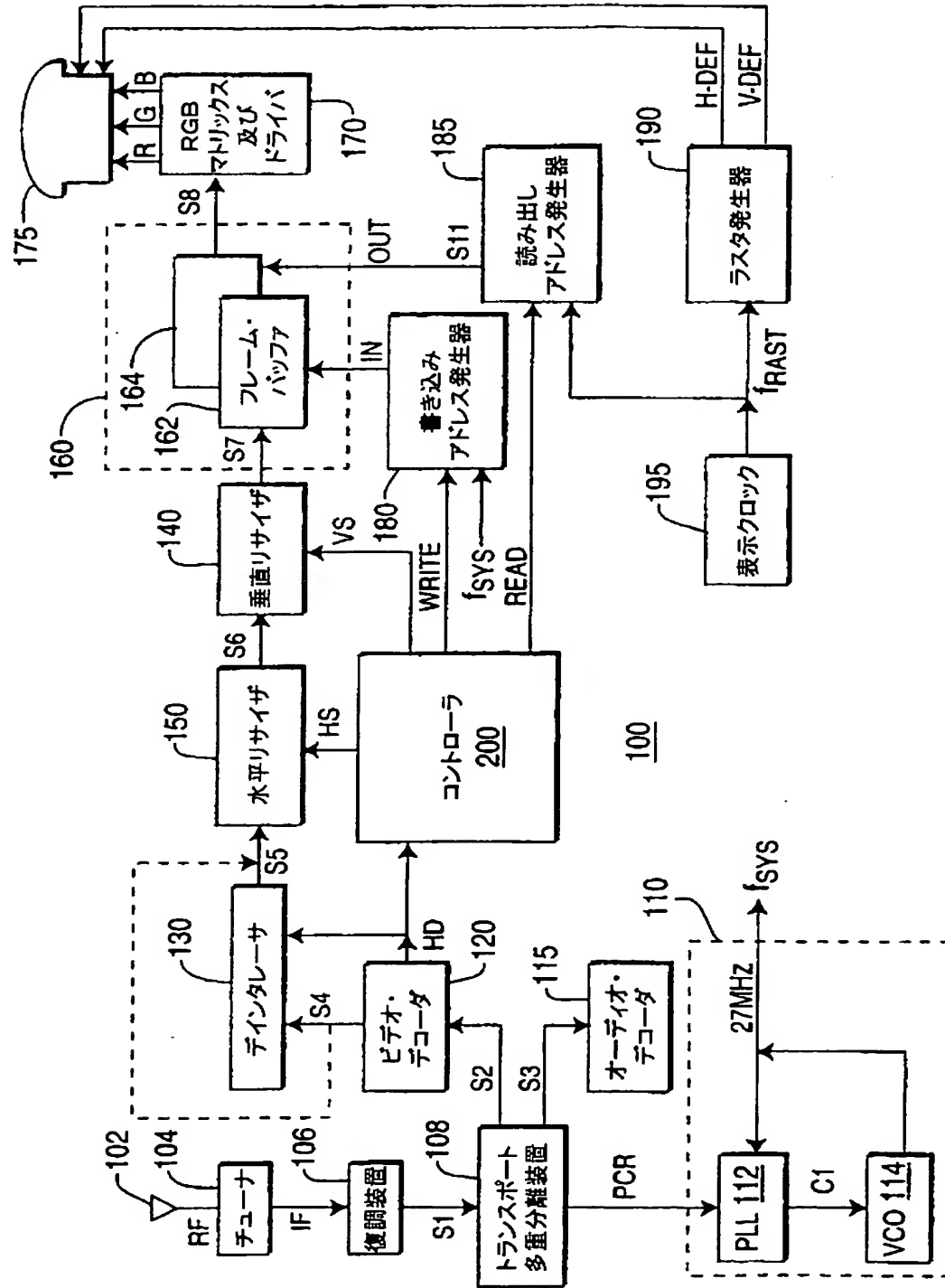
図 2 は、本発明に従った、光弁ディスプレイを含む DTV 受信機の高レベルのブロック図である。

【図 3】

図 3 は、本発明に従ったビデオ信号処理方法のフローチャートである。

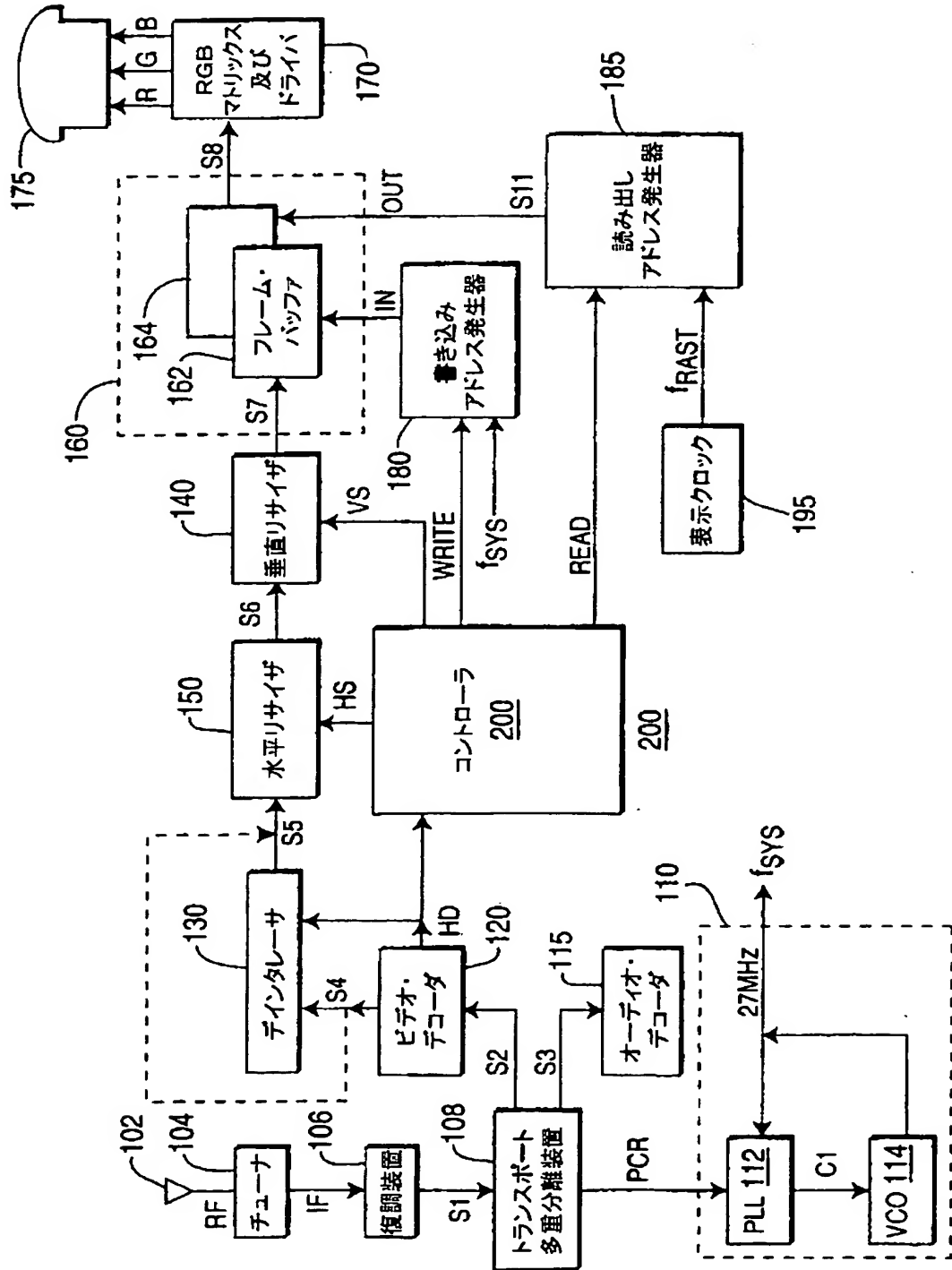
(24)

【図 1】



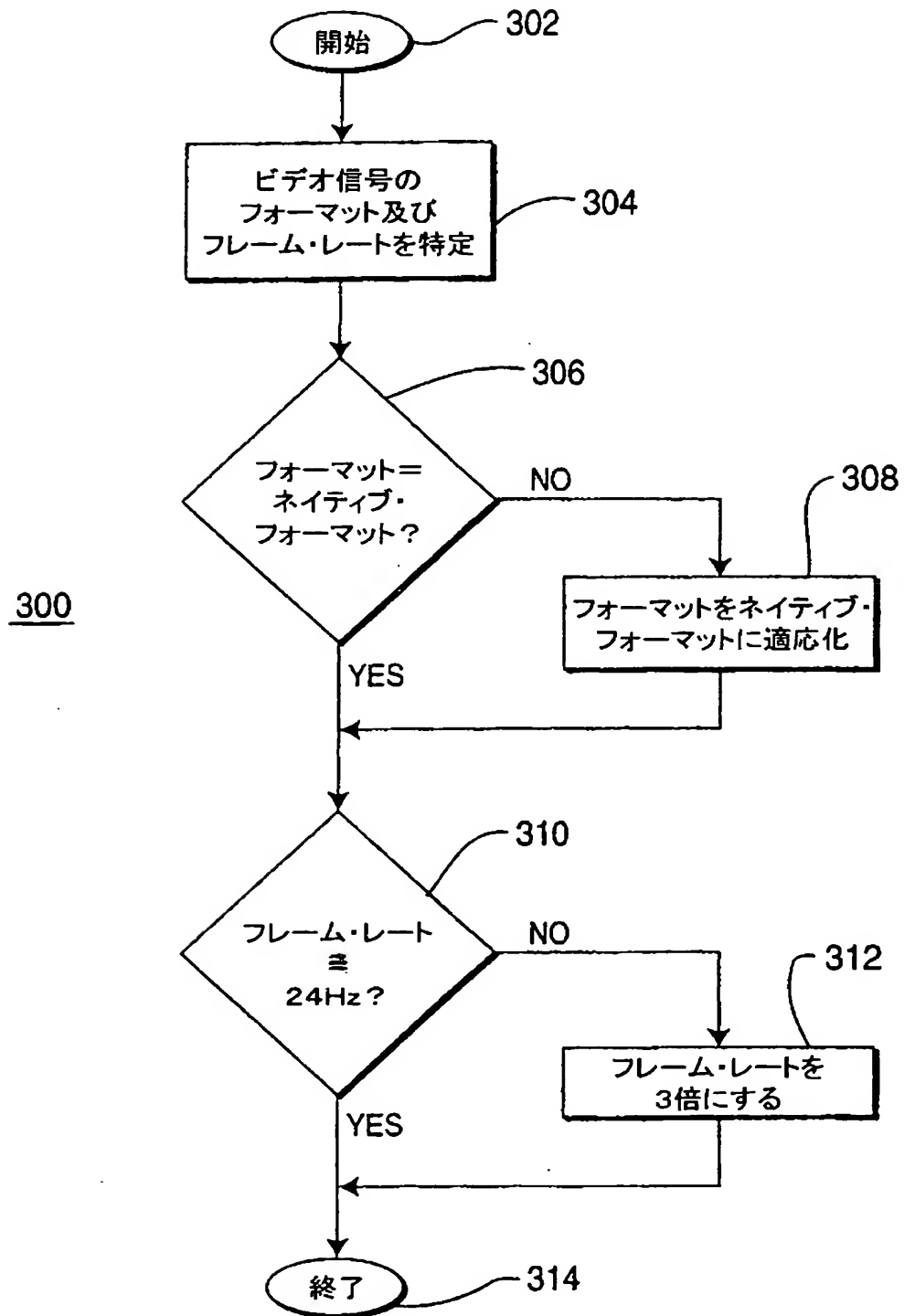
(25)

【図 2】



(26)

【図3】



(27)

【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No.
PCT/US98/27342

| A. CLASSIFICATION OF SUBJECT MATTER IPC(6) : H04N 7/01 US CL : 348/441 According to International Patent Classification (IPC) or to both national classification and IPC | | |
|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|----------------------------------------------------------------------------------------------------------|------------------------------------------------------------------------------------------------|
| B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbol/s) U.S. : 348/441, 443, 447, 448, 459, 458 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) APS search terms: digital micromirror display, liquid crystal display | | |
| C. DOCUMENTS CONSIDERED TO BE RELEVANT | | |
| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
| X | US 5,485,216 A (LEE) 16 January 1996, Column 4, lines 53-67; column 2, lines 1-4; column 5, lines 26-42. | 1,2,8 and 9 |
| Y | | 3-7 and 10 |
| Y | EP 0 600 446 A2 (IKUO) 08 June 1994, column 20, lines 44-52. | 3,4,7 and 10 |
| Y | US 5,452,024 A (SAMPSELL) 19 September 1995, Column 2, lines 54-68. | 5-7 |
| <input type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex. | | |
| * Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another invention or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "A" document in member of the same patent family | | |
| Date of the actual completion of the international search 03 MARCH 1999 | | Date of mailing of the international search report 23 APR 1999 |
| Name and mailing address of the ISA/US Commissioner of Patents and Trademarks Box PCT Washington, D.C. 20531 Facsimile No. (703) 305-3230 | | Authorized officer ALEXANDER BERHE <i>James R. Matthews</i> Telephone No. (703) 305-2429 |

Form PCT/ISA/210 (second sheet) July 1992

(28)

フロントページの続き

(81) 指定国 EP(AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GW, ML, MR, NE, SN, TD, TG), AP(GH, GM, KE, LS, MW, SD, SZ, UG, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, CA, CH, CN, CU, CZ, DE, DK, EE, ES, FI, GB, GE, GH, GM, HR, HU, ID, IL, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MD, MG, MK, MN, MW, MX, NO, NZ, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TR, TT, UA, UG, UZ, VN, YU, ZW

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.